

工學碩士學位論文

High Power Factor Flyback
Converter에 관한 연구



2006年 1月

昌原大學校 大學院

制御計測工學科

姜 淳 胃

工學碩士學位論文

High Power Factor Flyback
Converter에 관한 연구

A Study on High Power Factor Flyback Converter

指導教授 宋義鎬

이 論文을 工學碩士學位論文으로 提出함

2006年 1月 日

昌原大學校 大學院

制御計測工學科

姜 淳 胃

姜淳冑의 碩士學位 論文을 認准함.

審 査 委 員 長 김 종 현 ①

審 査 委 員 송 의 호 ①

審 査 委 員 이 세 한 ①

2 0 0 6 年 1 月 日

昌 原 大 學 校 大 學 院

요 약

국제 고조파 전류 규격인 IEC 61000-3-2에 의해 고조파 전류에 대한 기준이 강화되면서, 입력 단 고조파전류의 저감과 역률보상(PFC, Power Factor Correction)회로에 대한 다양한 연구가 진행되고 있다.

기존의 AC/DC Converter에서의 역률보상(PFC)회로는 역률 보상과 출력 전압 제어가 각각 독립적이라는 장점을 지닌 Two-stage 전력변환 방식을 채용하고 있다. 그러나 소자수가 많아 부피가 커지고 시스템이 복잡하여 고가가 된다는 것과, 별도의 전력변환회로로 인하여 효율이 낮아지는 단점을 가지고 있다.

이에 본 논문은 별도의 전력변환 단이 필요 없이 하나의 Switch로 역률보상(PFC) 및 PWM Switching을 할 수 있는 Single-stage 역률보상(PFC)회로를 Flyback Converter에 적용하여 그 타당성을 검정한다.

목 차

제 1 장 서 론	1
제1절 연구의 배경 및 목적	1
제2절 연구 동향	3
제 2 장 본 론	6
제1절 High Power Factor Flyback Converter의 구조 및 동작원리	6
제2절 High Power Factor Flyback Converter 설계	8
1. 도통시간	8
2. 변압기 설계	9
3. 출력 캐패시터	10
4. Snubber	10
5. PFC 내부 회로	11
제 3 장 실험 및 결과	12
제 4 장 결 론	15
참고문헌	16

Abstract	17
----------------	----



그 림 목 차

그림 1. 캐패시터 입력형 다이오드 정류기	3
그림 2. 캐패시터 입력형 다이오드 정류기의 전압 및 전류파형	4
그림 3. Two-stage PFC techniques 회로 블록도	5
그림 4. High Power Factor Flyback Converter	6
그림 5. High Power Factor Flyback Converter의 동작파형	7
그림 6. RCD Clamp	11
그림 7. PFC내부 회로도	11
그림 8. Waveforms	13
그림 9. Waveforms between Line input voltage and current	14
그림 10. PF vs. output current	14

제 1 장 서 론

제1절 연구의 배경 및 목적

최근 전자기술의 급속한 발달에 힘입어 전기전자기기의 고성능화도 한 단계 발전해 소형, 저소비전력으로 제어성이 높은 제품이 개발되어 가전기기를 중심으로 보급이 확산되고 있다. 그러나 이러한 기기들은 내부의 전자회로를 구동하기 위해 직류전원을 사용하고 있고, 교류를 직류로 변환하는 정류회로를 필요로하고 있다. 그러한 정류회로는 대부분이 캐패시터 입력형 방식을 채택하고 있기 때문에 현재 활발히 논의되고 있는 역률 저하 및 고조파 발생문제의 핵심이 되고 있다. 근래에는 1 kW이상의 용량의 기기에도 전자화가 진전되어서 인버터 에어컨 등에서 볼 수 있듯이 주회로까지 직류화하여 제어성을 높이고 있다. 이러한 대전력의 기기에서는 역률 및 고조파 문제가 가장 심각한 문제가 되기도 한다.

한편 각종 전기전자기기가 전력계통에 접속되어 있는 경우 기기의 전원 입력 전류가 정현파가 아닌 전원정류회로, 위상제어회로 또는 비선형부하 특성의 부품 등에 의해 전원의 고조파전류가 발생한다. 그 결과 전압왜곡이 발생하여 전력계통 설비를 비롯한 접속되는 다른 기기의 동작에 악영향을 주는 등의 문제가 발생되고 있다. 그 영향의 정도는 그 설비 또는 기기에 따라 다르지만 전력용 캐패시터와 변압기의 발열, 화재, 이상음의 발생과 제어기기의 오동작 등의 원인이 되기도 한다.

이러한 고조파 발생에 의한 환경문제는 크게 두 가지 방법으로 나누어서 해결하려고 하고 있다. 우선 첫 번째 방법으로는 국제적으로 고조파 발생을 억제하기 위한 국제규격 및 규제를 만드는 것이다. 현재 유럽에서는 국제 고조파 전류제한 규제인 IEC 61000-3-2를 받아들여 EN61000-3-2라는 강

제규제를 만들었고 이를 CE규격에 포함시켰다. 두 번째 해결방법으로는 고조파를 발생하는 회로에 역률개선회로를 부가하거나 역률개선기능을 갖도록 회로를 변형하는 소위 액티브 필터, 역률보상(PFC)회로 등의 기술을 구사하는 것이다.

현재 산업계에서는 이러한 추세를 반영하여 정류부분 대신 Boost Converter를 이용한 역률개선회로로 대체한 Two-stage PFC techniques이 널리 사용되어지고 있다. 이러한 방식은 넓은 입력전압 범위 내에서 높은 역률을 유지할 수 있는 반면 Converter회로 두 개가 직렬로 연결된 형태이기 때문에 회로가 복잡하고 효율이 저하되는 단점으로 인하여 소 용량, 저가격의 전원방식에는 적합하지 않다.

이러한 시점에서 본 논문에서는 별도의 전력변환 구성이 필요 없는 하나의 Switch로 PFC및 PWM(Pulse Width Modulation) Switching을 구현할 수 있는 Single-stage PFC techniques을 저용량, 저가격에 적합한 Flyback Converter에 적용시켜 실험 및 검증코자한다.

제2절 연구 동향

일반적으로 그림 1에서 보는바와 같이 스위칭전원의 내부에는 교류입력을 직류로 변환하는 정류부와 그 직류입력을 부하변동 및 입력전압의 변화에 대해 안정화시키기 위한 직류-직류 변환부가 존재하는데, 정류부에서 직류입력전압 변동을 작게 하기 위해 대부분 큰 용량의 캐패시터가 정류기의 출력부분에 놓이게 된다. 이러한 정류회로를 캐패시터 입력형 정류기라고도 하며, 순시 정전에 대한 대응이나, 직류-직류 변환부의 입력전압변동을 억제시켜 소자의 부담을 줄이기 위해서는 큰 용량의 캐패시터가 필요하나, 캐패시터의 용량이 커질수록 짧은 시간에 많은 양의 에너지를 충전하기위해서 큰 전류가 흐르게 되며 이때 피크치는 실효치의 5~10배 정도가 된다. 대체로 정류기의 입력전류형태는 불연속이며, 이에 대한 영향으로는 입력전압의 왜곡과 입력전류의 고조파에 의한 주변기기의 악영향을 줄 수 가 있다.

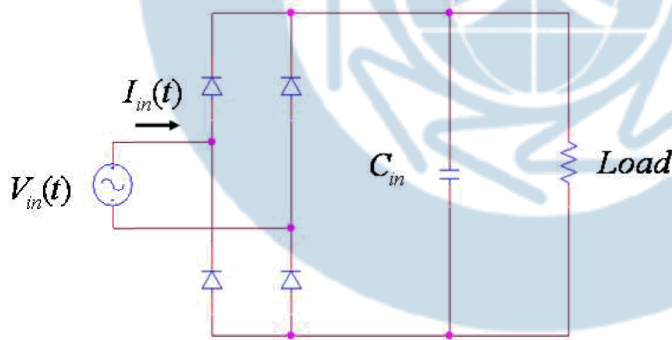


그림 1 캐패시터 입력형 다이오드 정류기

그림 2는 입력전압과 전류의 고조파성분을 나타낸 것으로 전류파형의 형태상 기본파의 기수배의 고조파성분이 대부분인 것을 알 수 가 있다.

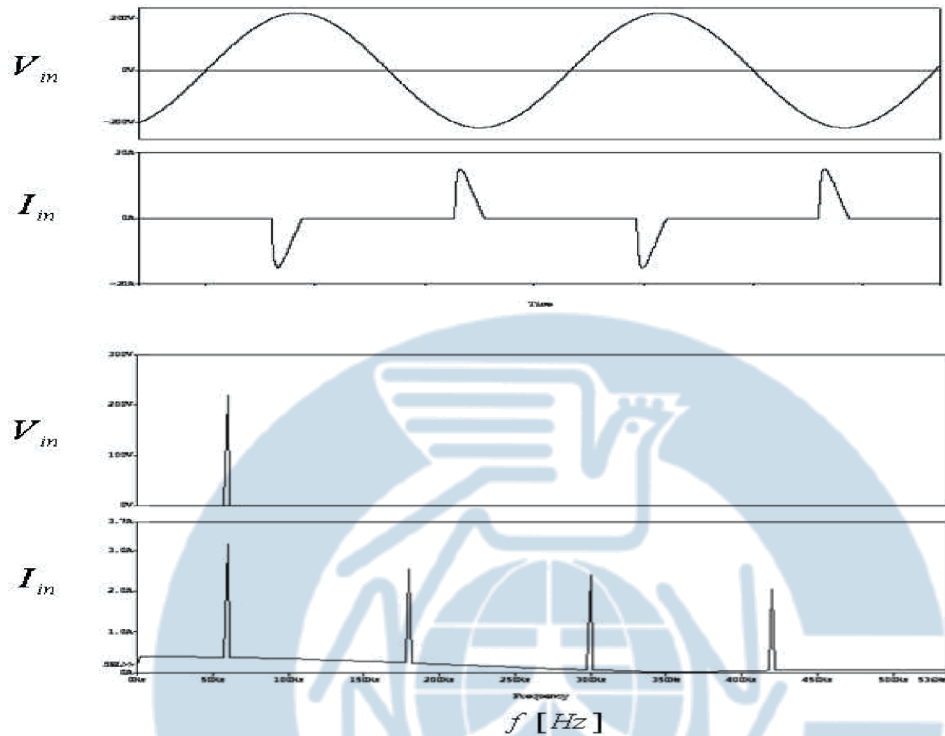


그림 2 캐패시터 입력형 다이오드 정류기의 전압 및 전류파형

역률(PF, Power Factor)과 총 고조파 왜곡률(THD, Total Harmonic Distortion)은 각각 아래와 같이 표현되어진다.

$$PF = \frac{I_{s1}}{I_s} \cos \phi_1 \quad (1)$$

$$THD = \sqrt{\sum_{h \neq 1}^{\infty} \left(\frac{I_{sh}}{I_{s1}} \right)^2} \quad (2)$$

역률개선회로의 궁극적인 목표는 THD를 낮추고 입력전압과 전류를 동상으로 하여 정류기 입력 단에서 보면 마치 저항부하인 것처럼 스위칭 전원을 동작시키는 것으로 현재까지 다양한 제어방법이 제시되고 있다.

대부분의 PFC회로는 그림 3과 같이 독립적인 전력변환 단계를 가지고 있는 Two-stage PFC techniques을 사용하고 있다. 기존의 정류부분의 큰 용량의 캐패시터 대신 Boost Converter Type 역률개선회로가 추가되어지고, 다음 단은 기존 스위칭전원의 DC/DC Converter로 구성되어져있다. 이 경우

역률보상과 출력전압 제어를 각각 독립적으로 할 수 있다는 장점이 있지만 스위칭 소자를 비롯한 부품수가 늘어나서 전체 시스템의 부피가 커지게 되어 고가가 되는 단점이 생긴다.

그리하여 최근에 하나의 스위치로 PFC기능 및 PWM Switching을 할 수 있는 Single-stage PFC techniques이 각광을 받고 있는 실정이다.

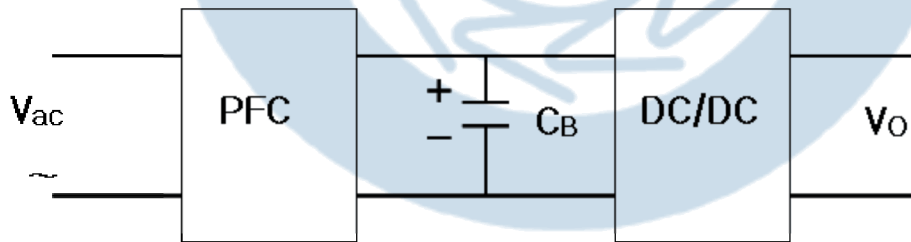


그림 3 Two-stage PFC techniques 회로 블록도

제 2 장 본 론

제1절 High Power Factor Flyback Converter의 구조 및 동작원리

그림 4은 제안된 High Power Factor Flyback Converter의 동작원리를 설명하기 위한 전체적인 구조를 나타낸 것이다. 제안된 Single-stage PFC techniques은 정류된 전압 및 트랜스포머의 1, 2차측 전류 와 출력전압을 입력으로하여 스위치 S1을 제어한다.

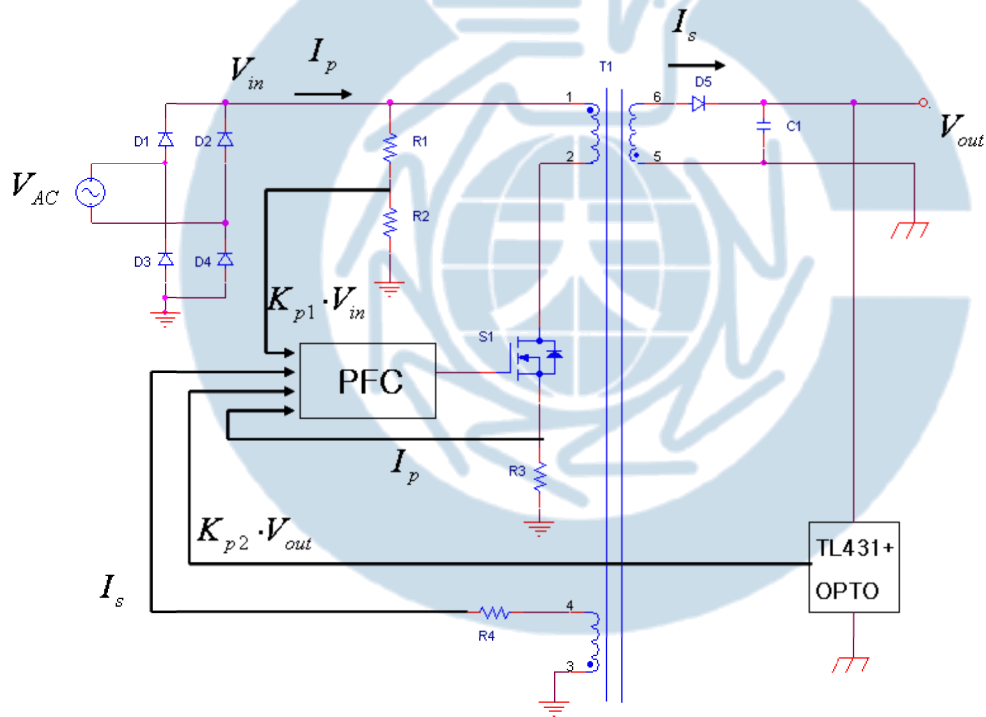


그림 4 High Power Factor Flyback Converter

그림 5에서 보는바와 같이 제안된 High Power Factor Flyback Converter는 DCM(Discontinuous Current Mode)과 CCM(Continuous Current Mode)의 경계 영역인 BCM(Boundary Current Mode)로 동작되어 지고 있다.

스위치 S1의 turn on할 때 변압기의 1차측 전류는 입력전압과 L_p 에 의한 기울기로 입력전압에 비례한 부분에 다다를 때까지 상승한다. 이후 스위치는 turn off하여 변압기 1차측에 축적되어져 있던 에너지가 권선 수에 비례하여 2차측 으로 전달되어진다. 이 2차측 전류는 정류다이오드를 경류하여 부하단 까지 출력되어 지다가 비로소 영점을 지나칠 때 다시 스위치 S1이 도통되어진다.

1, 2차측 전류 모두 입력전압의 크기에 비례하여 스위칭을 하고 있어 입력전압과 동상인 평균전류를 얻을 수 있다. 이런 결과로 높은 역률을 쉽게 형성할 수 있다.

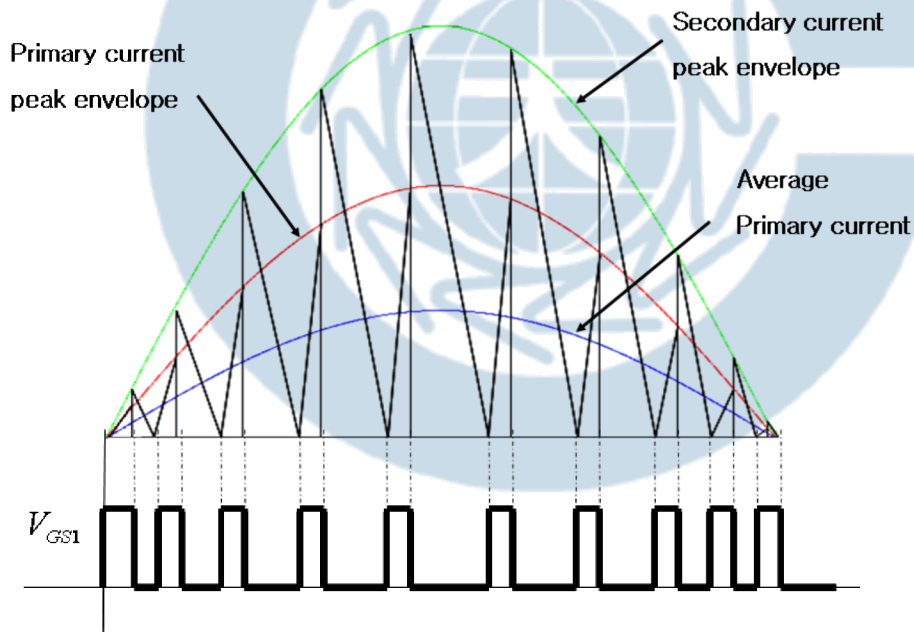


그림 5 High Power Factor Flyback Converter의 동작파형

제2절 High Power Factor Flyback Converter 설계

1. 도통시간

정류된 입력전압 과 변압기 1, 2차 전류는 각각 다음과 같이 정의한다.

$$V_{in}(t) = V_{PK} | \sin(2 \cdot \pi \cdot f_L \cdot t) | \quad (3)$$

$$I_{pkp}(t) = I_{PKp} | \sin(2 \cdot \pi \cdot f_L \cdot t) | \quad (4)$$

$$I_{pks}(t) = \frac{N_p}{N_s} \cdot I_{pkp}(t) \quad (5)$$

스위치 S1의 ON time은 식 (6)과 같이 나타내어 질 수 있으며

$$\begin{aligned} T_{ON} &= \frac{L_p \cdot I_{pkp}(\theta)}{V_{in}(\theta)} \\ &= \frac{L_p \cdot I_{PKp}}{V_{PK}} \end{aligned} \quad (6)$$

이 식에서 스위치 S1의 ON time은 항상 일정함을 알 수 가 있다. 그러나 OFF time은 변압기 2차측 전압과 정현파의 입력전압에 비례하여 변하므로 스위칭 주기 또한 변동되어짐을 알 수 가 있다.

$$T_{OFF} = \frac{L_p \cdot I_{PKp} \cdot | \sin(\theta) |}{n \cdot (V_{out} + V_f)} \quad (7)$$

식 (6)와 (7)를 이용하여 switching frequency 및 duty를 유도 할 수 있으며, $\sin(\theta)$ 가 1에 가까운 구역에서 가장 큰 OFF time으로 인해 duty가 제일 작아진다.

$$f_{sw} = \frac{V_{PK}}{L_p \cdot I_{PKp}} \cdot \frac{1}{1 + \frac{V_{PK}}{V_R} \cdot | \sin(\theta) |} \quad (8)$$

$$D = \frac{1}{1 + \frac{V_{PK}}{V_R} \cdot |\sin(\theta)|} \quad (9)$$

여기서 V_R 은 변압기 2차측 전압을 1차측으로 환산한 값을 나타낸다.

2. 변압기 설계

변압기 코어는 25 kHz이상에서 히스테리시스 손실 및 와전류 손실이 적은 페라이트코어를 선정하였다.

식 (8)을 이용하여 1차측 권선에 관한 Maximum primary inductance값을 아래와 같이 찾을 수 있다.

$$L_p \leq \frac{V_{PKmin}}{(1 + K_V) \cdot f_{smin} \cdot I_{PKp}} \quad (10)$$

여기서 K_V 는 입력 피크전압과 2차측 전압의 1차측으로 환산된 전압간의 비율을 나타낸 것을 말한다. 1차측이 먼저 구해 졌으면 2차측 권수비는 다음과 같이 쉽게 구해 진다.

$$n = \frac{V_R}{V_{out} + V_f} \quad (11)$$

코어의 실효 투자율을 떨어뜨려 자기포화를 방지하기 위해 마일러 종이 나 베이크 판을 이용한 갭을 삽입하게 되는데, 갭 l_g 을 구하는 계산식은 다음과 같다.

$$l_g = 4\pi \cdot \frac{A_c \cdot N_p^2}{L_p} \times 10^8 (mm) \quad (12)$$

3. 출력 캐패시터

BCM(Boundary Current Mode)에서는 변압기 2차측 전류는 스위치 S1의 OFF기간에만 삼각파형태로 흐르므로 리플 전류의 실효값은 대단히 큰 값을 나타낸다. 이것은 캐패시터의 내부 저항에 따라 전력손실이 발생한다. 그 때문에 내부의 온도 상승이 일어나고 캐패시터의 수명을 단축시키는 원인이 된다. 실제 설계에서는 20~30%의 여유를 가진 것을 사용하도록 설계하며 1개로 부족할 시는 여러 개를 병렬로 접속하는 것을 권장한다.

이때 모든 캐패시터에서 전류가 균등하게 흐른다고 보기가 힘들며 Source쪽에 가까울수록 큰 전류가 흐른다.

4. Snubber

완전히 100% 결합하는 이상적인 변압기는 없으며 항상 누설 인덕턴스가 존재한다. 이 성분은 1, 2차 전류가 흐르게 되어 에너지를 축적하게 되고 다른 권선과 결합하지 않기 때문에 전력전달이 되지 않아 스위치 OFF시 큰 역전압 V_l 이 발생하고 스위치 양단에 중첩된다.

1차측 누설 인덕턴스 L_{l1} 에 축적되는 전력량은 식 (2-10)과 같이 되며

$$P_l = \frac{1}{2} \cdot L_{l1} \cdot I_{pkp}^2 \cdot f \quad (2-10)$$

그림 6과 같은 RCD Clamp를 선택할 경우 저항값을 높이면 발생 전압이 상승하고, 저항값을 떨어뜨리면 발생전압은 떨어지나 저항에 의한 소비전력이 증가하여 전체적인 효율을 저하시키는 단점이 있다. 이를 해결하기 위해 transil diode와 Fast recovery diode를 변압기 1차측 양단에 연결하기도 한다.

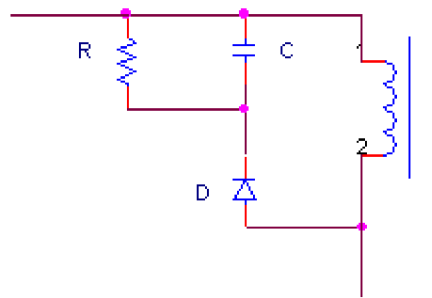


그림 6 RCD Clamp

5. PFC 내부 회로

그림 7는 제안된 PFC 내부 회로도를 나타낸 것이다.

Start블록은 시스템의 초기상태 기동을 위한 것이고, 입력전압에 1차전류를 비교하여 스위칭소자 S1을 구동시킨다. 이에 2차측 전류 I_s 는 ZCD(Zero Current Detection)을 거쳐 내부 플립플롭을 set 시킨다.

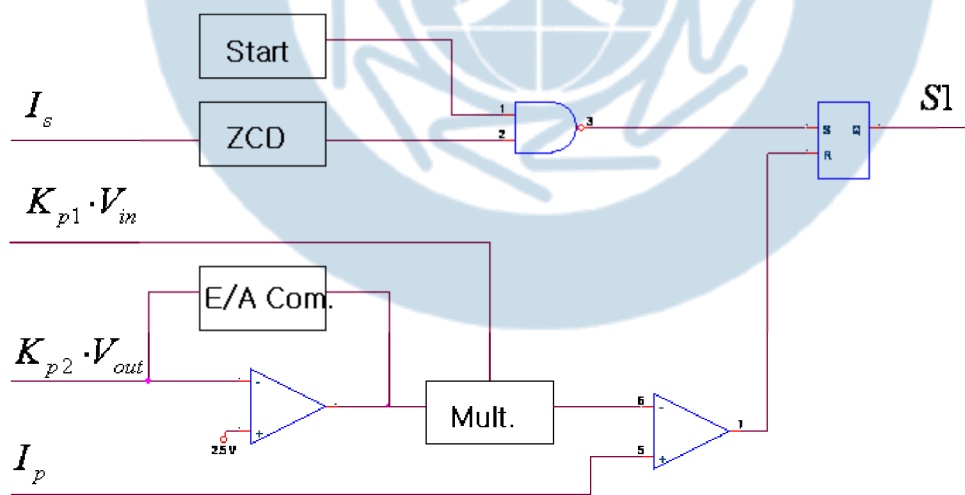


그림 7 PFC내부 회로도

제 3 장 실험 및 결과

앞서 제시한 기법의 타당성을 확인하기 위해 30W급의 Flyback Converter를 설계 및 제작하였고, 실험을 통해 검증하였다. 실험에 사용한 컨버터의 설계사양은 아래와 같다.

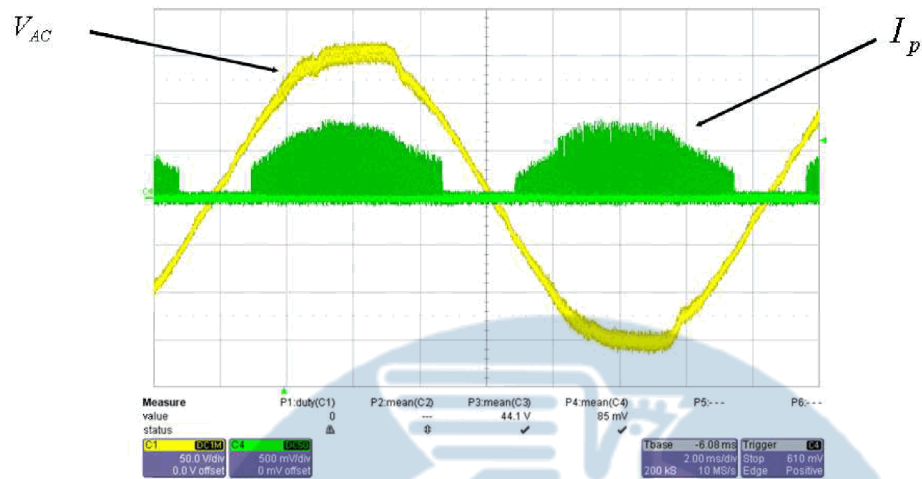
* Design Specification

- 입력전압 : 110 V , 60 Hz
- 출력전력 : 15V, 2A
- Minimum switching frequency : 25 kHz
- 효율 : 85%

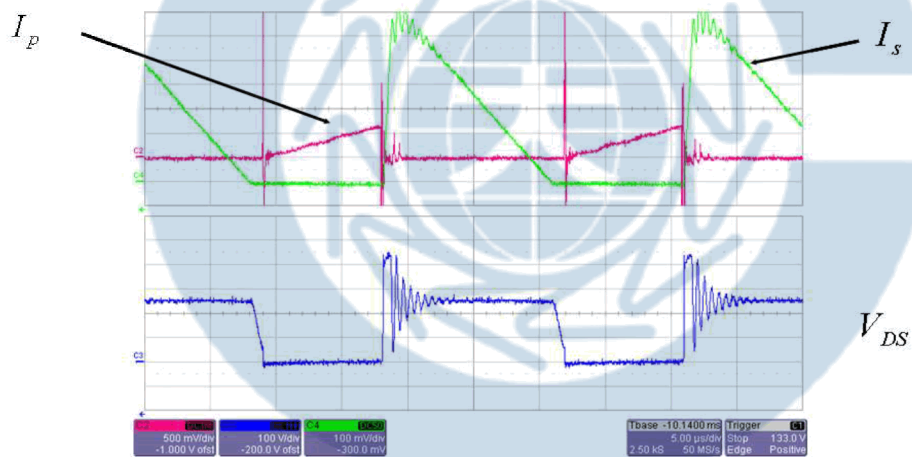
상기 조건에 의하여 1, 2차측 권선은 각각 90, 14 turn으로 결정되었고, 스위치 S1은 피크 입력전압 및 2차측 전압의 1차측 환산값과 누설 인덕턴스 전압의 영향으로 600V의 내압으로 구성하였다. 2차측 정류다이오드 역시 피크 입력전압의 2차측 변환값과 출력전압으로 인해 75V이상에서 견딜 수 있는 소자를 선택하여 실험 하였다.

그림 8의 (a)는 입력전압과 변압기 1차측 전류의 파형을 나타내고 있다. 그림에서 보면 변압기 1차측 전류파형은 입력전압과 거의 동상이고 기본파 성분이 유사하다는 것을 알 수 있다. 그 결과 높은 역률(PF)을 가질 수 있다. 그림 8의 (b)는 변압기 1, 2차측 전류와 스위치 S1의 파형을 나타내고 있다. 그림 5에서 설명한 것과 같이 스위치 S1의 On에의해서 변압기 1차측 전류가 1차 함수적으로 증가하다가 스위치 Off시 2차측 전류가 최고점에서 감소하는 것을 볼 수 있다. 그리고 Zero current point에서 다시 스위치 On하는 것을 알 수 있다. 스위치 On, Off시 발생하는 스파이크성 Pulse는 Line 리액턴스 성분에 의한 것으로 PCB(Printed Circuit Board)에서는 최

소화 시킬 수 있다.



(a)



(b)

그림 8 Waveforms (a)Line Input Voltage vs. Primary current (b)Primary current and Secondary current and Drain to Source voltage

그림 9는 AC 입력단 에서의 전압 및 전류 파형을 나타낸 것으로, 두 파형은 동상이고 전류는 기본파 성분이 대부분을 차지하는 것을 알 수 있다. 이것인해 높은 역률을 가진다는 것을 알 수 있다.

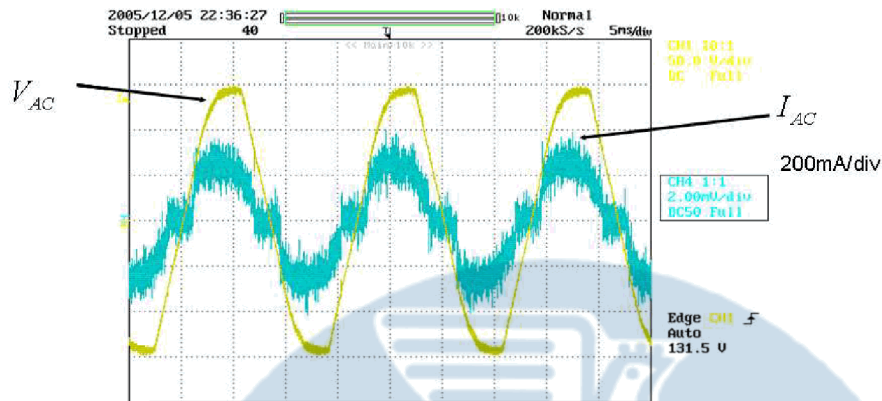


그림 9 Waveforms between Line input voltage and current

그림 10은 부하 전류 변화에 대한 역률(PF)을 나타낸 것이다. 실험을 통하여 200mA이상에서 역률이 0.9이상임을 검정하였다.

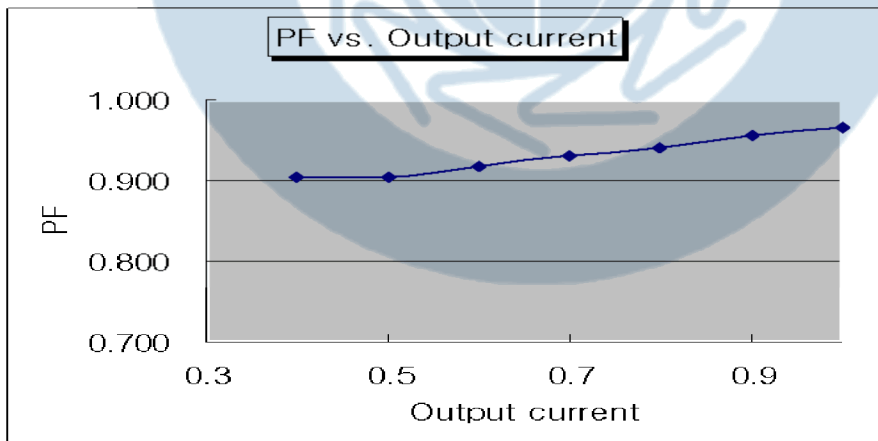


그림 10 PF vs. output current

제 4 장 결 론

본 논문에서는 별도의 전력변환 구성이 필요 없는 하나의 Switch로 PFC 및 PWM Switching을 구현할 수 있는 Single-stage PFC techniques을 저용량, 저가격에 적합한 Flyback Converter에 적용시켜 실험 및 검증하였다. 제안된 High Power Factor Flyback Converter는 200mA이상의 부하에서 0.9이상의 High PF를 얻을 수 있고, 부피가 크고 값이 비싼 대용량 의 전해타입 입력 캐패시터 대신 소형의 값싼 필름 캐패시터로 대체가 가능하다. 또한 ZCS(Zero Current Switching)로 인해 스위치 손실이나 스트레스가 적고 catch diode에 reverse recoverse 문제도 해결 할 수 있다. Two-stage PFC techniques에 비해 부품 수가 줄어들어 제품 전체의 단가와 사이즈를 줄 일 수 있는 장점들이 있다.

반면, EMI대책을 수립해야 하므로 그 적용범위는 50W이하의 AC/DC adapter, Battery charger와 같은 Low Power SMPS에 국한된다.

참고 문헌

- [1] F.S.Kang, S.J.Park, "ZVZCS Single-Stage PFC AC-to-DC Half-Bridge Converter" IEEE Trans. Industrial Electronics, vol. 49, Feb. 2002.
- [2] Jindong Zhang, Jovanovic. M.M., Lee. F.C. "Comparison between CCM single-stage and two-stage boost PFC converters," IEEE Applied Power Electronics Conference and Exposition, 1999. APEC '99. Fourteenth Annual Volume 1, 14-18 March 1999 Page(s):335 - 341 vol.1
- [3] 김태진, 김은수, 조정구, 변영복, 조기연, "단상 역률개선형 Single-Stage AC/DC Forward Converter" 전력전자학술대회 논문집, 2000.
- [4] 권경안, 박병욱, 김정태, 정용채, "역률제어회로를 갖는 인버터 구동 에어 컨", 전력전자학회 논문지 제 4권 제 1호, pp. 105-110, 1999.
- [5] 조규민, 유병규, 문건우, "PDP용 브리지가 없는 고효율 ZVZCS 역률개선회로", 전력전자학술대회 논문집(2), pp. 704-708, 2004.
- [6] "L6561-POWER FACTOR CORRECTOR", STMicroelectronics DATASHEETS REV. 16.
- [7] P.N Engeti, and R. Martinez, "A High performance single-phase AC to DC rectifier with input power factor correction", In Proceedings of APEC 1993, pp. 190-196
- [8] R. Srinivasan and R. Oruganti, " A unity power factor converter using half-bridge boost topology" IEEE Trans. on Power Electronics, vol. 13, no. 3, pp. 487-500, May 1998.
- [9] Miaosen Shen, Zhaoming Qian, Min Chen "Analysis and Average Modeling of Critical Mode Boost PFC Converter" Power Electronics and Drive System, 2001. Proceedings, 2001 4th IEEE International Conference on, Volume: 1, 22-25 Oct.

Abstract

A Study on High Power Factor Flyback Converter

by Soonju Kang

Dept. of Control & Instrumentation Eng. Changwon National University

(Supervised by Professor Eui-ho Song)

The PFC circuit in the existing AC/DC Converter is a Two-stage power conversion method which controls a Power Factor Correction and output voltage respectively. But there are disadvantages. The first, that is costly and complex because of high parts count. The second, that is low efficiency due to separate power conversion circuit.

So, this paper applies the Single-stage PFC circuit to a low power Flyback Converter and verifies validity through manufacture of experimental SMPS of 30 W degree.